

Partial Translation

Japanese Patent Application Laid-open No. H10-209494

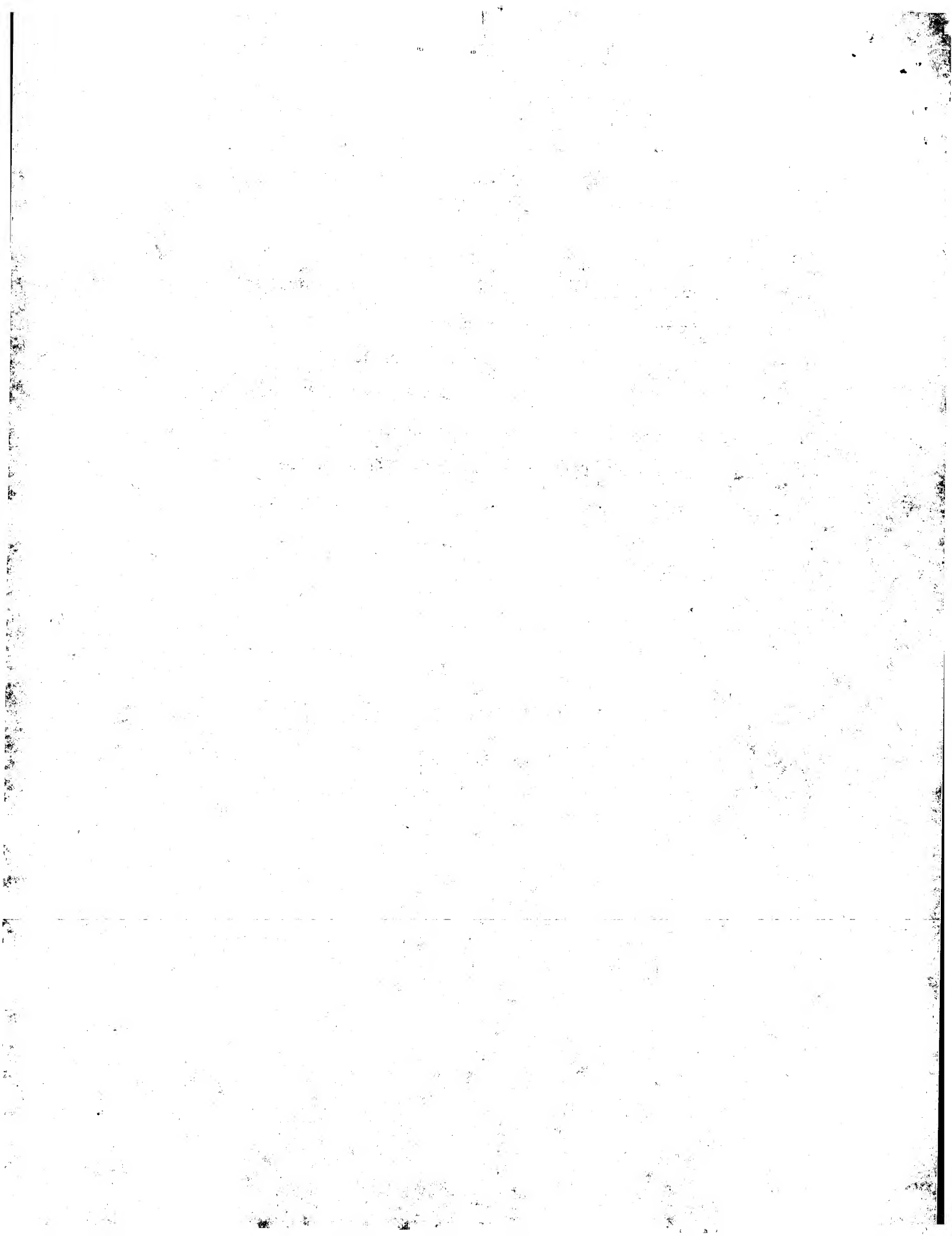
Page 3, Column 3-4, Paragraph [0013]

Because the p-side electrode 8 is formed directly on the surface of the semiconductor layer which is deposited without using an electric current diffusion layer, the p-side electrode 8 should have ohmic contact to the p-type layer 5 having comparatively larger electric resistance. So the p-side electrode 8 preferably comprises an alloy made of, for example, Ni and Au, and has thickness of about $0.3\mu\text{m}$ to $0.5\mu\text{m}$. The n-side electrode 9 is formed directly on the n-type layer 3 as in a conventional invention, and it may be formed by using an alloy made of Ti and Al or a Ti/Au layered material in which a metal thin layer such as a Ni-Au alloy is deposited.

Page 3-4, Column 4-5, Paragraph [0017]

Because the electrode is formed on almost entire surface of the semiconductor layer in the semiconductor light-emitting device of the present invention, light can hardly be emitted from the surface of the semiconductor layer. But the substrate is made of a material which transmits light emitted from the emission layer, and lights transmitted to the back surface of the substrate, or lights radiated from the sidewall of the LED chip 11, can be used as described above. At that time, lights emitted from the

active layer uniformly spread in four directions, and lights transmitted to the electrode side are reflected by the electrode and then transmitted to the back of the substrate. The substrate hardly absorbs the lights but passes them through. Because no electrode is formed on the back surface of the substrate, there is nothing which intercepts transmission of the lights and all the lights inputted from the back surface of the substrate are emitted from the substrate. Accordingly, luminous output efficiency, which is a proportion of lights emitted to outside to lights emitted from the active layer, can be remarkably improved.



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-209494

(43)Date of publication of application : 07.08.1998

(51)Int.Cl.

H01L 33/00

(21)Application number : 09-011221

(71)Applicant : ROHM CO LTD

(22)Date of filing : 24.01.1997

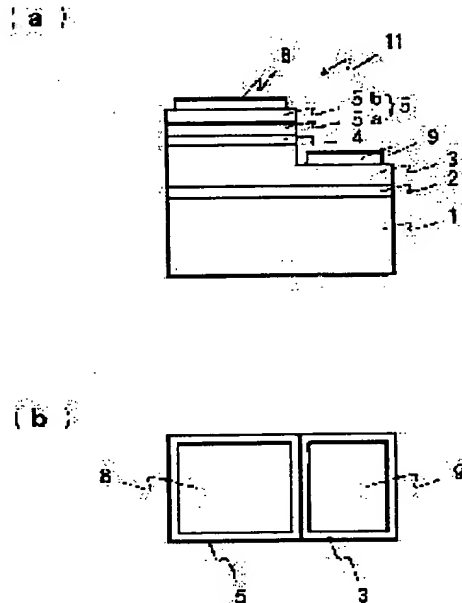
(72)Inventor : ITO NORIKAZU
NAKADA SHUNJI
SHAKUDA YUKIO
SONOBE MASAYUKI
TSUTSUI TAKESHI

(54) SEMICONDUCTOR LIGHT EMITTING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting device which enhances inner luminous effectiveness, by diffusing enough current without being affected by the reduction in an outer luminous effectiveness due to the shutoff or decay of light by an electrode or a current diffusion layer.

SOLUTION: A semiconductor light emitting device is composed of a substrate 1 which transmits light emitted from a light emitting layer (active layer 4), semiconductor layers 2 to 5 which are laminated on the substrate 1 including the active layer 4, a first electrode (P-side electrode 8) provided and connected to the first conductivity-type semiconductor layer (P-type layer 5), and a second electrode (N-side electrode 9) provided and connected to the exposed surface of the second conductivity-type semiconductor layer (N-type layer 3), wherein the first electrode 8 is provided substantially covering all the surface of the P-type semiconductor layer 5.



LEGAL STATUS

[Date of request for examination]

25.11.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51) Int.Cl.⁸
H 0 1 L 33/00

識別記号

F I
H 0 1 L 33/00

E
C

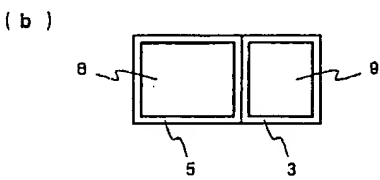
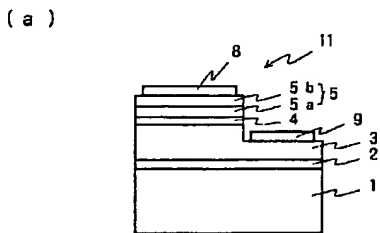
審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号	特願平9-11221	(71) 出願人	000116024 ローム株式会社 京都府京都市右京区西院溝崎町21番地
(22) 出願日	平成9年(1997) 1月24日	(72) 発明者	伊藤 範和 京都市右京区西院溝崎町21番地 ローム株式会社内
		(72) 発明者	中田 俊次 京都市右京区西院溝崎町21番地 ローム株式会社内
		(72) 発明者	尺田 幸男 京都市右京区西院溝崎町21番地 ローム株式会社内
		(74) 代理人	弁理士 河村 洵

最終頁に続く

(54) 【発明の名称】 半導体発光素子

(57) 【要約】
【課題】 電極や電流拡散層による光の遮断または減衰による外部発光効率の低下を問題とすることなく、しかも電流を十分に拡散させて内部発光効率も向上させることができる半導体発光素子を提供する。
【解決手段】 発光層（活性層4）で発光する光を透過させる基板1と、該基板上に積層される前記発光層を含む半導体層2～5と、該積層される半導体層の表面の第1導電形の半導体層（p形層5）に接続して設けられる第1の電極（p側電極8）と、前記積層される半導体層の一部が除去されて露出する第2導電形の半導体層（n形層3）に接続して設けられる第2の電極（n側電極9）とからなり、少なくとも前記第1の電極が該電極が設けられる半導体層の実質的に全面に設けられる発光素子チップを有している。



- 1 基板
- 2 電流拡散層
- 3 n形層
- 4 活性層
- 5 p形層
- 8 p側電極
- 9 n側電極

【特許請求の範囲】

【請求項1】 発光層で発光する光を透過させる基板と、該基板上に積層される前記発光層を含む半導体層と、該積層される半導体層の表面の第1導電形の半導体層に接続して設けられる第1の電極と、前記積層される半導体層の一部が除去されて露出する第2導電形の半導体層に接続して設けられる第2の電極とからなり、少なくとも前記第1の電極が該電極が設けられる半導体層の実質的に全面に設けられる発光素子チップを有してなる半導体発光素子。

【請求項2】 前記発光素子チップは、平面形状が長方形に形成され、前記第1および第2の電極が前記長方形の長手方向に分離して設けられてなる請求項1記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は発光層で発光する光を透過する基板の表面に半導体層が積層され、基板の裏面または側面側から光を取り出す半導体発光素子に関する。さらに詳しくは、発光層の広い範囲に電流を十分に拡散してチップ面積に対する発光効率を改善し得る半導体発光素子に関する。

【0002】

【従来の技術】たとえば青色系（紫外線から黄色）の半導体発光素子は、青色系の光を透過させるサファイア基板上にチツ化ガリウム系化合物半導体層が積層されて形成される。このサファイア基板上に半導体層がエピタキシャル成長される半導体発光素子チップ（以下、LEDチップという）の基本構造は、たとえば図3に示されるような構造になっている。すなわち、サファイア基板21上にたとえばn形のGaNがエピタキシャル成長されたn形層（クラッド層）23と、バンドギャップエネルギーがクラッド層のそれよりも小さくなる材料、たとえばInGaN系（InとGaの比率が種々変わり得ることを意味する、以下同じ）化合物半導体からなる活性層24と、p形のGaNからなるp形層（クラッド層）25とからなり、その表面にNi-Auの合金層からなる電流拡散層27を介してp側（上部）電極28が設けられ、積層された半導体層の一部がエッチングされて露出したn形層23の表面にn側（下部）電極29が設けられることによりLEDチップが形成されている。

【0003】この構造のLEDチップがリードの先端などにダイボンディングされ、2本のリードとそれぞれの電極が金線などのワイヤボンディングにより接続され、樹脂でモールドされてその表面側に発光する発光素子ランプとして用いられ、回路基板上に直接ボンディングされて回路基板内で発光させて使用される。この場合、両電極間に印加される電圧により、積層された半導体層を介して電流が流れ、電流通路の活性層24部分で発光するため、電流が活性層24の全面を流れるように

広げた方が発光効率が向上する。しかし、電極などは活性層24で発生した光を透過しないため、光を透過しながら電流を流せるような薄い電流拡散層27が半導体層の表面に設けられている。この電流拡散層27は前述のように、光を透過させながら電流を流す必要があり、その両方を完全に満たすことは難しい。とくにチツ化ガリウム系化合物半導体のp形層は、不純物が十分にドーピングされずその抵抗値が大きいと共に、その表面に設けられる電流拡散層27とのオーミックコンタクトを十分に得ることが難しいため、発光効率が向上しない。

【0004】

【発明が解決しようとする課題】前述の青色系の半導体発光素子のように、絶縁基板上に半導体層が積層される半導体発光素子は、p側電極もn側電極も同一面側に設けられ、その電極が設けられる側を発光面（光の取出し面）としているため、電極により発光面が遮られる面積が大きく、発光面から得られる光の、入力に対する割合である外部発光効率が低下するという問題がある。また、電流拡散層も光の透過と電気抵抗の増大との相反作用により、十分に電流拡散作用をしないか、光を減衰させるという問題がある。

【0005】本発明は、このような問題を解決するためになされたもので、電極や電流拡散層による光の遮断または減衰による外部発光効率の低下を問題とすることなく、しかも電流を十分に拡散させて内部発光効率も向上させることができる半導体発光素子を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明による半導体発光素子は、発光層で発光する光を透過させる基板と、該基板上に積層される前記発光層を含む半導体層と、該積層される半導体層の表面側の第1導電形の半導体層に接続して設けられる第1の電極と、前記積層される半導体層の一部が除去されて露出する第2導電形の半導体層に接続して設けられる第2の電極とからなり、少なくとも前記第1の電極が該電極が設けられる半導体層の実質的に全面に設けられる発光素子チップを有している。この構造にすることにより、第1および第2の電極が設けられる側をリードや回路基板へボンディングすることができ、光を透過する基板の裏面側に出る光を利用することができる。その結果、電流拡散層を設ける必要がなく、しかも低抵抗の電極を半導体層の実質的に全面に設けることができ、電流を十分に拡散させることができると共に、光の取出し面側（基板の裏面側）には電極がなく、電流拡散層や電極による光の遮断または減衰が全然問題とならない。

【0007】ここに実質的に全面とは、端部まで電極が設けられると積層された半導体層の側面に垂れてショートの問題を引き起こす可能性があることなどのため、表面の端部には電極を形成しない場合も含む意味で、電流

を十分に拡散させ得るように広い面積に亘って設けられることを意味する。

【0008】前記発光素子チップは、平面形状が長方形に形成され、前記第1および第2の電極が前記長方形の長手方向に分離して設けられることにより、第1および第2の電極が離れ、リードや回路基板上に前記発光素子チップを裏向きにボンディングする場合に、第1および第2の電極のショートのおそれがなく独立して接着しやすいため好ましい。

【0009】

【発明の実施の形態】つぎに、図面を参照しながら本発明の半導体発光素子について説明をする。図1には、たとえば青色系の発光に適したチツ化ガリウム系化合物半導体が積層された本発明の半導体発光素子のチップの断面および平面の説明図が示されている。

【0010】ここにチツ化ガリウム系化合物半導体とは、III族元素のGaとV族元素のNとの化合物またはIII族元素のGaの一部がAl、Inなどの他のIII族元素と置換したものおよび/またはV族元素のNの一部がP、Asなどの他のV族元素と置換した化合物からなる半導体を用いる。

【0011】本発明の半導体発光素子のチップは、たとえば図1に示されるように、サファイア(Al_2O_3 単結晶)などからなる基板1の表面に発光層を形成する半導体層2~5が積層されて、その表面側の第1導電形の半導体層(p形層5)にp側電極(第1の電極)8が電気的に接続して形成されている。また、積層された半導体層3~5の一部が除去されて露出する第2導電形の半導体層(n形層3)にn側電極(第2の電極)9が電気的に接続して形成されている。本発明では、その基板1が活性層4で発光する光を透過させる材料からなっていると共に、p側電極8およびn側電極9が共に基板1の半導体層が積層された側に設けられている。さらに、積層された半導体層の表面には電流拡散層が設けられないで直接p側電極8が設けられると共に、このp側電極8およびn側電極9が図1(b)に示されるように、接続される半導体層のほぼ(実質的に)全面に形成されていることに特徴がある。

【0012】積層される半導体層は、たとえばGaNからなる低温バッファ層2、クラッド層となるn形層3、バンドギャップエネルギーがクラッド層のそれよりも小さくなる材料、たとえばInGaN系化合物半導体からなる活性層4、p形のAlGaN系(AlとGaの比率が種々変わり得ることを意味する、以下同じ)化合物半導体層5aおよびGaN層5bからなるp形層(クラッド層)5が、それぞれ順次積層されることにより構成されている。

【0013】p側電極8は、電流拡散層を介さずに積層された半導体層の表面に直接設けられているため、電気抵抗が比較的大きいp形層5とのオーミックコンタ

クトを取る必要があり、NiとAuとの合金などにより0.3~0.5 μm 程度の厚さに形成されることが望ましい。n側電極9は従来と同様にn形層3に直接設けられるもので、TiとAlの合金、またはNi-Au合金などの金属薄膜を介したTi/Auの積層体などの材料を用いることができる。

【0014】図1に示される例では、p側電極8およびn側電極9が共にチップの周囲に一定間隔が形成されるように設けられているが、全面に設けられると、ブレーク時に電極金属がちぎれてpn接合を短絡したり、ブレーク時にチップ間の境界を判別し難くなるからである。しかしこのような問題が生じない程度に広い面積に亘って設けられることが好ましく、本明細書ではこのような一定間隔を有する場合も実質的全面に含まれる意味である。また、n側電極9の下には発光層がなく、必ずしも全面に設けられる必要はないが、広い面積で設けられた方がn形層3で部分的に電流が集中し難くなるため好ましい。また、n側電極側は、ボンディングに必要な面積があればよく、n側電極側の面積を小さくして活性層を含む積層された半導体層上のp側電極側の面積を大きくする方が、同じ大きさのチップに対して発光効率が向上するため好ましい。

【0015】このような構造のLEDチップ11は、たとえば図2に示されるように、電極8、9の側を下向きにしてリード12、13上にそれぞれp側電極8およびn側電極9が電気的に接続されるように、導電性接着剤15(リード12側は図示せず)により直接接着されることにより組み立てられ、その周囲がエポキシ樹脂などの光を透過させる樹脂パッケージ14により被覆されたり、回路基板上に前述のLEDチップ11が直接ボンディングされて、基板の裏面側およびLEDチップの側面から放射される光を利用する発光素子として利用される。

【0016】なお、図1に示される例ではp形層5はAlGaN系化合物半導体層5aとGaN層5bとの複層になっているが、キャリアの閉じ込め効果の点からAlを含む層が設けられることが好ましいため、GaN層だけでもよい。また、n形層3にもAlGaN系化合物半導体層を設けて複層にしてもよく、またこれらを他のチツ化ガリウム系化合物半導体層で形成することもできる。さらに、この例では、n形層3とp形層5とで活性層4が挟持されるダブルヘテロ接合構造であるが、n形層とp形層とが直接接合するpn接合構造のものでもよい。

【0017】本発明の半導体発光素子によれば、電極が半導体層のほぼ全面に設けられているため、その面側からは殆ど光を取り出すことができない。しかし、基板が発光層で発光する光を透過させる材料からなっているため、前述のように、基板の裏面側に進む光、およびLEDチップ11の側面から放射される光が利用される。こ

10

20

30

40

50

の場合、活性層で発光する光は四方に均等に進み、電極側に進んだ光は電極で反射して基板の裏面側に進み、基板は殆どその光を吸収しないで透過させると共に、その裏面側には電極が全然設けられていないため、光を遮るものが何もなく基板の裏面側に進んできた光のすべてが放射される。そのため、発光する光に対して外部に取り出すことができる光の割合である外部発光効率を大幅に向上させることができる。

【0018】一方、p形層の表面にはほぼ全面に亘って電極が設けられているため、低抵抗の電極により電流を十分に広げることができ、光を透過させながら電流を流すという電流拡散層が不要となる。そのため、電流拡散層を設ける工数が不要になると共に、従来の電流拡散層の低抵抗と光の透過性という相反する問題がなくなり、十分に低抵抗になるように厚い電極を設けることにより、電流を十分に拡散させることができる。その結果、活性層の全体に電流が広がり、効率よく発光して内部発光効率が向上する。とくに、p型のチツ化ガリウム系化合物半導体の場合には、ドーパントが十分に作用しにくいいためその電気抵抗が大きく、電流が広がりにくい、半導体層のほぼ全面に電極が設けられることにより、電流を全体に広げることができる。また、LEDチップをリードなどにボンディングする場合、予め導電性接着剤をリードの先端に付着しておいて、LEDチップを裏向きにして載置し、乾燥固化するだけでダイボンディングをすることができ、ワイヤボンディングをする必要もない。

【0019】図1(b)に示される例では、LEDチップ11の平面形状が正方形ではなく長方形に形成され、p側電極8およびn側電極9がそれぞれ長方形の長手方向に分離して設けられている。そうすることにより、ダイボンディング時に両電極8、9間のショートを防止することができる。すなわち、このような電極8、9が半導体層のほぼ全面に設けられている場合には、たとえば図2に示されるように、LEDチップ11を裏向きにして電極8、9側がリード12、13などに導電性接着剤により直接ボンディングされて使用される場合が多い。しかも、このLEDチップ11の大きさは、その平面の面積が通常 0.1mm^2 程度と非常に小さく、両電極8、9間が導電性接着剤によりショートするという危険性がある。しかし、LEDチップ11の平面形状が長方形になっており、両電極がその長手方向に沿って分離していることにより、両者間のショートを防ぎやすい。

【0020】また、前述の例では、積層される半導体層がチツ化ガリウム系化合物半導体を用いた青色系の半導体発光素子であったが、青色系の半導体発光素子は、サ

ファイア基板などが用いられて活性層で発光する光を透過させ、LEDチップを裏向きにして使用することができるため、またp形層の抵抗を下げ難く電極とのオーミックコンタクトを取り難いため、とくに効果が大きい。しかし、GaPまたはAlGaAs系の半導体による緑色や赤色系の発光素子などでも、たとえばAlの混晶比率が大きいAlGaAs系化合物半導体は、波長の長い光を透過し、半導体基板を使用しながら同様に裏向きにして使用することができる。

10 【0021】

【発明の効果】本発明によれば、少なくとも発光層上の電極が半導体層のほぼ全面に設けられているため、電流拡散層を設ける必要がなく、電流拡散層用の金属の蒸着およびシンターの工程を省略することができる。さらに、電流を発光層の全面に広げることができると共に、発光面とする基板の裏面に電極などの光を遮るものがないため、発光効率を向上させることができ、同じ輝度の発光素子に対してチップの面積を小さくすることができる。そのため、製造工数が簡略化されると共に、1枚のウェハからのチップの取れ数が向上し、コストダウンに大きく寄与する。

【0022】さらに、本発明によれば、電極が広い面積に亘って設けられているため、リードの先端や回路基板、もしくはチップ型発光素子の基板上に直接電極部を接着することによりボンディングをすることができる。そのため、ワイヤボンディングの必要がなく、組立て工数が非常に簡略化される。この場合、LEDチップの平面形状が長方形上に形成され、両電極が長辺方向に沿って分離して設けられることにより、両者間のショートの危険性を解消することができる。

【図面の簡単な説明】

【図1】本発明の半導体発光素子の一実施形態のLEDチップの説明図である。

【図2】図1のLEDチップをリードの先端にマウントしてランプ型の発光素子とする例の断面説明図である。

【図3】従来の半導体発光素子のLEDチップの一例の斜視説明図である。

【符号の説明】

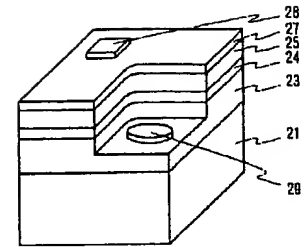
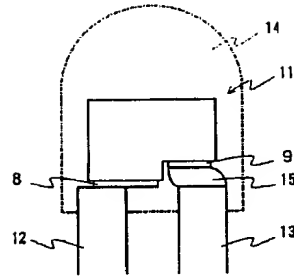
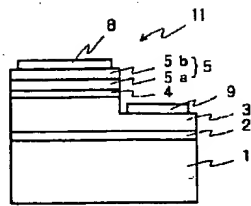
- 1 基板
- 3 n形層
- 4 活性層
- 5 p形層
- 8 p側電極
- 9 n側電極
- 11 LEDチップ

【図1】

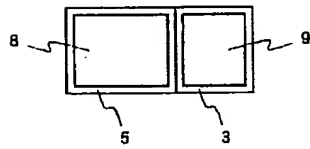
【図2】

【図3】

(a)



(b)



- | | |
|-------|--------|
| 1 基板 | 5 p形層 |
| 3 n形層 | 8 p側電極 |
| 4 活性層 | 9 n側電極 |

フロントページの続き

(72)発明者 園部 雅之
 京都市右京区西院溝崎町21番地 ローム株
 式会社内

(72)発明者 筒井 毅
 京都市右京区西院溝崎町21番地 ローム株
 式会社内

